Simtera. Создание HDL-файлов

Продолжаем рассказ о HDL-симуляторе Simtera. В <u>прошлый раз</u> мы создали проект, а сегодня обсудим создание HDL-файлов.

Для начала переходим к панели «Project Management». Здесь мы открываем решение, содержащее нужный проект и выбираем его. Далее вызываем контекстное меню и выбираем пункт «New Item...» из группы «Add».



В открывшемся окне «Add New Item» выбираем нужный тип файла (Verilog file или VHDL file).

Add New Item	tion of the lot		
▲ All elements			
▲ HDL project			
Verilog file	Type of item	Description	
OSC	v VerilogFile.v	HDL file	
VHDL file			
	•		
Name: VerilogFile_1.v		•	
		Ok	Cancel

Вводим имя создаваемого файла в поле «Name» и нажимаем «Ok».

HDL-файл создан и станет доступен в панели «Project Management» в рамках проекта.



Использование существующих HDL-файлов

В Simtera можно использовать существующие HDL-файлы. Для того, чтобы открыть HDL-файл, переходим в панели «Project

Management» к нужному решению и выбираем проект, в котором хотим использовать существующий HDL-файл. Вызывваем контекстное меню и выбираем из группы «Add» пункт «Existing Item...».



В открывшемся окне проводника указываем путь к существующему файлу и нажимаем кнопку «Открыть».

Открыть		► VHDL ► FIRbit	Поиск: FIRbit	<u>×</u> م
Упорядочить 👻 Новая папк	8		8==	- 🔟 🔞
🔆 Избранное 🗂 Им	R	Дата изменения	Тип	Размер
〕 Загрузки 📝	FIRbit.vhd	04.07.2017 16:35	Файл "VHD"	2 KE
🔢 Недавние места 🛛 📝	FIRbit_TB.vhd	04.07.2017 16:35	Файл "VHD"	1 KB
В Риссо				
Бидео Документы				
🖴 Изображения 🔻 < 🔤				,
<u>И</u> мя файла:	FIRbit.vhd	•	Allowed source fil	e types (.vhdl 🔻
			Открыть	Отмена

Выбранный HDL-файл добавляется в проект и отображается в панели «Project Management».



Более подробно обо всех возможностях и инструментах симулятора Simtera можно будет узнать на бесплатном вебинаре, который состоится **11 апреля в 11:00.**

Зарегистрироваться для участия в вебинаре можно перейдя по ссылке.

Обо всем понемногу, ЗОВ.