



Система цифрового проектирования

Руководство пользователя
САПР для проектирования и синтеза ИМС Simtera IC

Март, 2025

Руководство пользователя

Внимание!

Права на данный документ в полном объёме принадлежат компании «ЭРЕМЕКС» и защищены законодательством Российской Федерации об авторском праве и международными договорами.

Использование данного документа (как полностью, так и частично) в какой-либо форме, такое как: воспроизведение, модификация (в том числе перевод на другой язык), распространение (в том числе в переводе), копирование (заимствование) в любой форме, передача форме третьим лицам, – возможны только с предварительного письменного разрешения компании «ЭРЕМЕКС».

За незаконное использование данного документа (как полностью, так и частично), включая его копирование и распространение, нарушитель несет гражданскую, административную или уголовную ответственность в соответствии с действующим законодательством.

Компания «ЭРЕМЕКС» оставляет за собой право изменить содержание данного документа в любое время без предварительного уведомления.

Последнюю версию документа можно получить в сети Интернет по ссылке:
www.eremex.ru/knowledge-base/delta-design/docs

Компания «ЭРЕМЕКС» не несёт ответственности за содержание, качество, актуальность и достоверность материалов, права на которые принадлежат другим правообладателям.

Обозначения ЭРЕМЕКС, EREMEX, Delta Design, TopoR, SimOne являются товарными знаками компании «ЭРЕМЕКС».

Остальные упомянутые в документе торговые марки являются собственностью их законных владельцев.

В случае возникновения вопросов по использованию программ Delta Design, TopoR, SimOne, пожалуйста, обращайтесь:

Форум компании «ЭРЕМЕКС»: www.eremex.ru/society/forum

Техническая поддержка
E-mail: support@eremex.ru

Отдел продаж
Тел. +7 (495) 232-18-64
E-mail: info@eremex.ru
E-mail: sales@eremex.ru

Содержание

САПР для проектирования и синтеза ИМС Simtera IC

1	Термины и определения	6
2	Моделирование работы устройства	7
2.1	Общие сведения	7
2.2	Поддерживаемые стандарты	7
2.3	Архитектура данных	7
2.4	Порядок работы	8
3	Рабочее пространство	9
3.1	Главное окно	9
3.1.1	Настройка редактора	9
3.1.2	Текстовый редактор	15
3.1.3	Панель «Проекты»	16
3.1.4	Панель «Журналы»	17
3.1.5	Панель «Список ошибок»	18
4	Создание проекта цифрового моделирования	18
5	HDL-проект	19
5.1	Создание HDL-проекта	19
5.1.1	В рамках проекта цифрового моделирования	19
5.2	Переименование проекта	20
5.3	Удаление проекта	20
6	HDL-файл	20
6.1	Создание файла	20
6.2	Переименование файла	22
6.3	Удаление файла	23
6.4	Добавление существующего файла	23
6.5	Просмотр свойств HDL-файла	23
6.6	Текстовый редактор	23

7	Моделирование	24
7.1	Подготовка к моделированию	24
7.2	Компиляция	24
7.2.1	Компиляция HDL-проекта	24
7.2.2	Навигация по ошибкам в коде	26
7.3	Режимы моделирования	26
7.3.1	Моделирование открытого интервала	27
7.3.2	Моделирование заданного интервала	27
7.3.3	Остановка и завершение моделирования	28
7.3.4	Пошаговое выполнение кода	29
8	Визуализация данных	30
8.1	Возможности визуализации	30
8.2	Структура переменных	30
8.3	Осциллограф	30
8.3.1	Работа осциллографа	30
8.3.2	Добавление осциллографа в HDL-проект	31
8.3.3	Переименование осциллографа	31
8.3.4	Удаление осциллографа	31
8.3.5	Выбор переменных для отображения в осциллографе	31
8.3.6	Окно осциллографа	33
8.4	Работа с данными в осциллографе	34
8.5	Данные в текстовом виде	37
8.5.1	Добавление и просмотр данных в списке наблюдений	38
8.5.2	Переименование списка наблюдений	41
8.5.3	Удаление списка наблюдений	41
9	Синтез	41
9.1	Подготовка к синтезу	41
9.2	Компиляция	42
9.2.1	Компиляция HDL-проекта	42
9.2.2	Навигация по ошибкам в коде	43

9.3	Режимы синтеза	43
9.3.1	Синтез HDL (Simtera)	43
9.3.2	Синтез HDL (Yosys)	44

1 Термины и определения

В настоящем документе используются термины и определения, представленные в таблице, см. [Табл. 1](#).

[Таблица 1](#) Термины и определения

№	Термин	Определение
1	Осциллограф	Инструмент визуального представления результатов моделирования. В проекте может одновременно использоваться несколько осциллографов для отображения различных групп данных, поэтому каждому осциллографу в проекте присваивается уникальное имя.
2	Проект цифрового моделирования	Модель изделия в текстовом описании в цифровом маршруте проектирования.
3	Точка останова	Метка, указывающая на какой строке кода процесс моделирования должен приостановиться. При этом моделирование не завершается, его можно продолжить в автоматическом или пошаговом режиме.

В настоящем документе используется перечень сокращений, представленный в таблице, см. [Табл. 2](#).

[Таблица 2](#) Перечень сокращений

№	Сокращение	Значение
1	HDL	Hardware Description Language
2	TCL	Tool Command Language
3	ИМС	Интегральная микросхема
4	ПЛИС	Программируемые логические интегральные схемы

2 Моделирование работы устройства

Одновременная отладка моделей электронной аппаратуры со встраиваемым программным обеспечением в рамках единой интегрированной системы моделирования. Поддержка VHDL, Verilog и SystemVerilog.

2.1 Общие сведения

Моделирование работы устройства нацелено на определение его оптимальной конфигурации. Для цифровой аппаратуры это достигается за счет системного расчета каждого отдельного сигнала, что позволяет получить целостную картину, отображая состояния моделируемых устройств.

Simtera IC позволяет моделировать работу цифровых устройств на основе языков описания аппаратуры: VHDL, Verilog и SystemVerilog, которые в дальнейшем будут обозначаться как HDL (Hardware Description Languages).

2.2 Поддерживаемые стандарты

Simtera IC позволяет использовать в моделировании работы аппаратуры следующие стандарты HDL-языков:

- Verilog;
- VHDL;
- SystemVerilog.

2.3 Архитектура данных

HDL-проект может быть создан как отдельный проект цифрового моделирования. HDL-проекты используются для моделирования работы аппаратной части с использованием HDL.

Базу проекта представляет один или множество HDL-проектов, в свою очередь состоящие из определенного набора HDL-файлов и прочих элементов.

Их можно рассматривать как отдельные блоки, из которых состоит устройство. HDL-проект может содержать описание всей задачи в целом или только ее части.

Проекты не содержат исполняемый код в «чистом» виде. Весь код входит в проекты в виде отдельных HDL-файлов. HDL-проект может включать в себя неограниченное число HDL-файлов.

Можно использовать готовые файлы с кодом, написанные в сторонних приложениях, а также создавать код внутри Simtera IC, используя все возможности и расширения встроенного текстового редактора.

Вся информация записывается и хранится в единой базе данных. При необходимости сохранить данные в виде отдельного файла следует

использовать экспорт HDL-проекта или сторонний текстовый редактор, который позволит создать отдельный файл.

2.4 Порядок работы

Порядок работы обусловлен архитектурой системы.

Этапы моделирования цифровой аппаратуры:

1. Создание HDL-проекта в рамках проекта цифрового моделирования Simtera IC.
2. Создание и (или) добавление HDL-файла (VHDL, Verilog, SystemVerilog).
3. Написание или загрузка кода.
4. Компиляция HDL-проекта.
5. Отладка кода.
6. Визуализация результатов моделирования.
7. Синтез.

3 Рабочее пространство

3.1 Главное окно

Главное окно САПР Simtera IC, см. [Рис. 1](#).

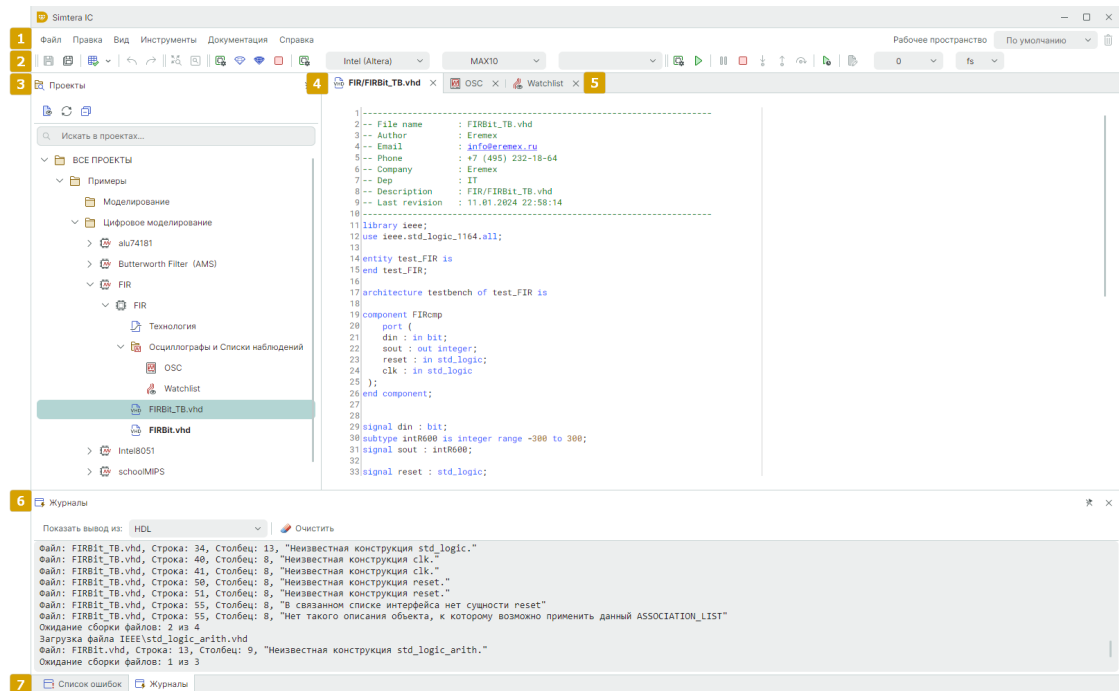


Рис. 1 Главное окно системы «Simtera IC»

Основные элементы графического интерфейса:

1. Главное меню программы.
2. Панели инструментов.
3. Панель «Проекты».
4. Текстовый редактор.
5. Вкладки открытых редакторов.
6. Панель «Журналы».
7. Панель «Список ошибок».

3.1.1 Настройка редактора

Работу в системе Simtera IC рекомендуется начать с настройки средств цифрового проектирования:

1. Откройте настройки системы. Переход к настройкам осуществляется из главного меню программы, см. [Рис. 2](#).

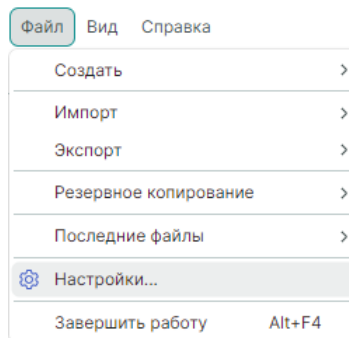


Рис.2 Переход к настройкам системы

2. Перейдите в раздел «Средства цифрового проектирования».

3.1.1.1 Вкладка «Общие»

Внешний вид вкладки «Общие» представлен на рисунке ниже (Рис. 3).

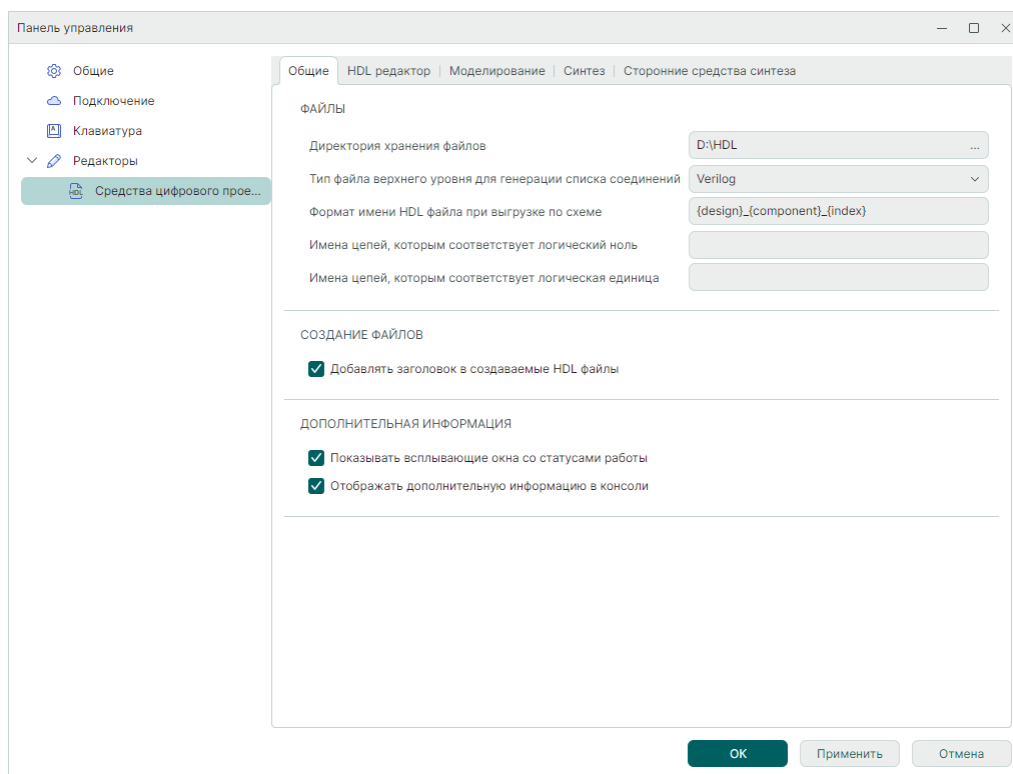


Рис.3 Настройки средств цифрового проектирования. Вкладка «Общие»

- «Директория хранения файлов» выбор корневой директории поиска файлов в коде файлов проекта для функции чтения и записи в файл.
- «Тип файла верхнего уровня для генерации списка соединений» выбор формата файла для генерации списка соединений из схемы.

- «Формат имени HDL-файла при выгрузке по схеме» вводит формат имени файла для компонентов, содержащихся в файле верхнего уровня и имеющих соответствующую HDL-модель при генерации списка соединений из схемы. По умолчанию он представлен в следующем формате: {design}_{component}_{index}, где design – имя HDL-проекта, component – имя компонента, index – порядковый номер компонента на схеме.
- В поле «Имена цепей, которым соответствует логический ноль» вводит имена цепей на схеме, которым при моделировании будет присвоен логический ноль.
- «Имена цепей, которым соответствует логическая единица» вводит имена цепей на схеме, которым при моделировании будет присвоена логическая единица.



Важно! Необходимо придерживаться полного совпадения имен цепей на схеме и в поле «Имена цепей, которым соответствует логический ноль» и «Имена цепей, которым соответствует логическая единица» для корректной работы.

- «Добавлять заголовки в созданные HDL-файлы» отвечает за добавление заголовка с информацией о имени файла, его расположении, авторе.
- «Показывать всплывающие окна со статусами работы» включает отображение системных уведомлений о статусе выполненной процедуры.
- «Отображать дополнительную информацию в консоли» включает отображение дополнительной статистики в панели «Журналы» при работе с проектами.

3.1.1.2 Вкладка «HDL редактор»

Внешний вид вкладки «HDL редактор» представлен на рисунке ниже ([Рис. 4](#)).

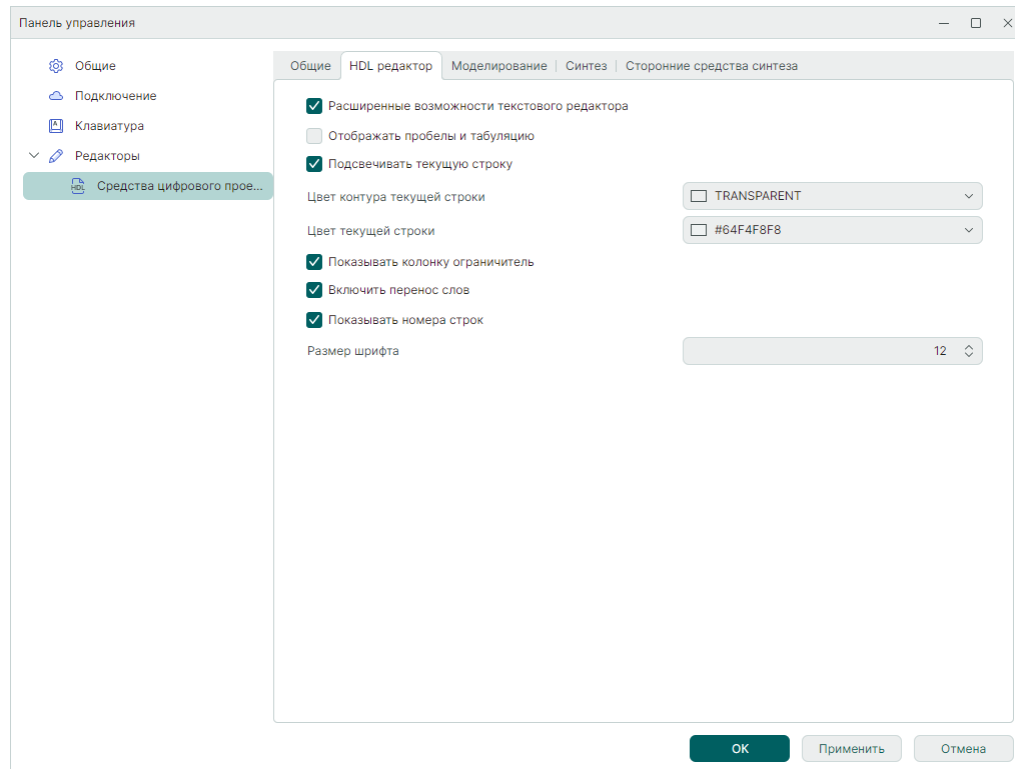


Рис.4 Вкладка «HDL редактор»

- «Расширенные возможности текстового редактора» активирует дополнительные возможности при работе в текстовом редакторе (отображение всплывающих подсказок для синтаксиса, автодополнение и др.).
- «Отображать пробелы и табуляцию» активирует отображение соответствующих специальных символов в редакторе.
- «Подсвечивать текущую строку» активирует подсветку текущей строки в текстовом редакторе.
- «Цвет контура текущей строки» выбор цвета контура для текущей строки.
- «Цвет текущей строки» выбор цвета для выделения текущей строки.
- «Показывать колонку ограничитель» активирует отображение колонки для визуального ограничения ширины графического редактора .
- «Включить перенос слов» активирует перенос слов при заполнении видимой части текущей строки.

- «Показывать номера строк» активирует отображение порядковых номеров строк.
- «Размер шрифта» выбор размера шрифта.

3.1.1.3 Вкладка «Моделирование»

Внешний вид вкладки «Моделирование» представлен на рисунке ниже ([Рис. 5](#)).

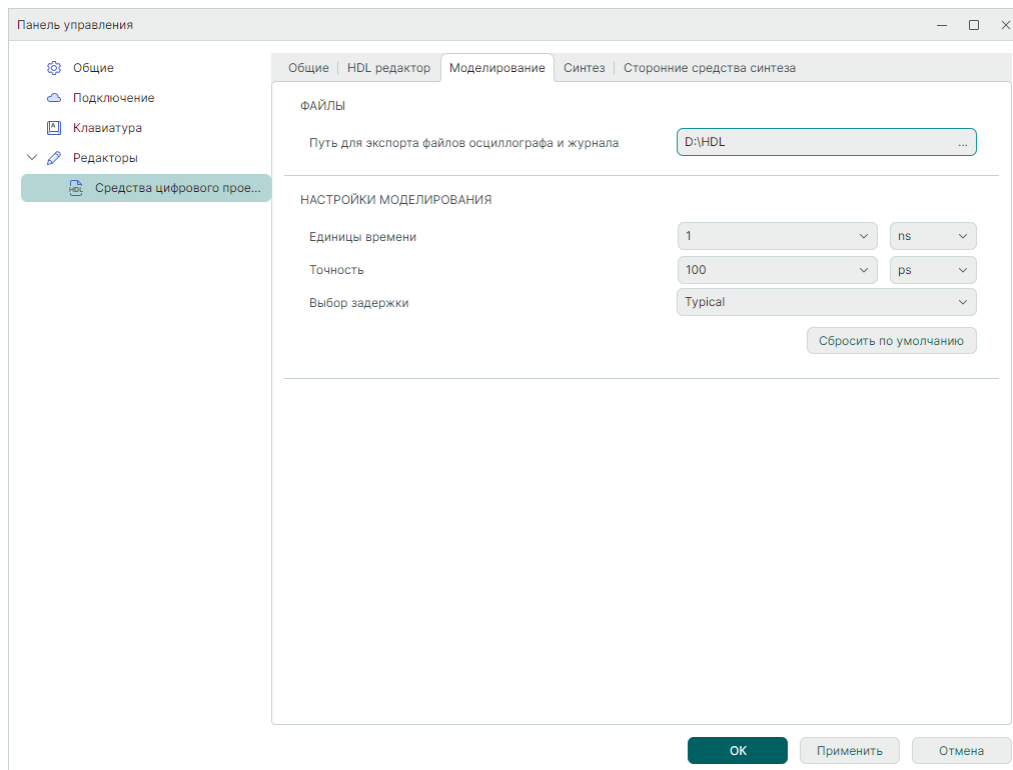


Рис.5 Вкладка «Моделирование»

- «Путь для экспорта файлов осциллографа и журнала» выбор директории для хранения результатов моделирования.
- «Единицы времени» выбор основной единицы измерения при моделировании. Значение по умолчанию составляет 1 наносекунда.
- «Точность» выбор точности округления для времени при моделировании. Значение по умолчанию составляет 100 пикосекунд.
- «Выбор задержки» выбор режима задержки. Зависит от наличия соответствующих директив в файлах Verilog-проектов.

3.1.1.4 Вкладка «Синтез»

Внешний вид вкладки «Синтез» представлен на рисунке ниже ([Рис. 6](#)).

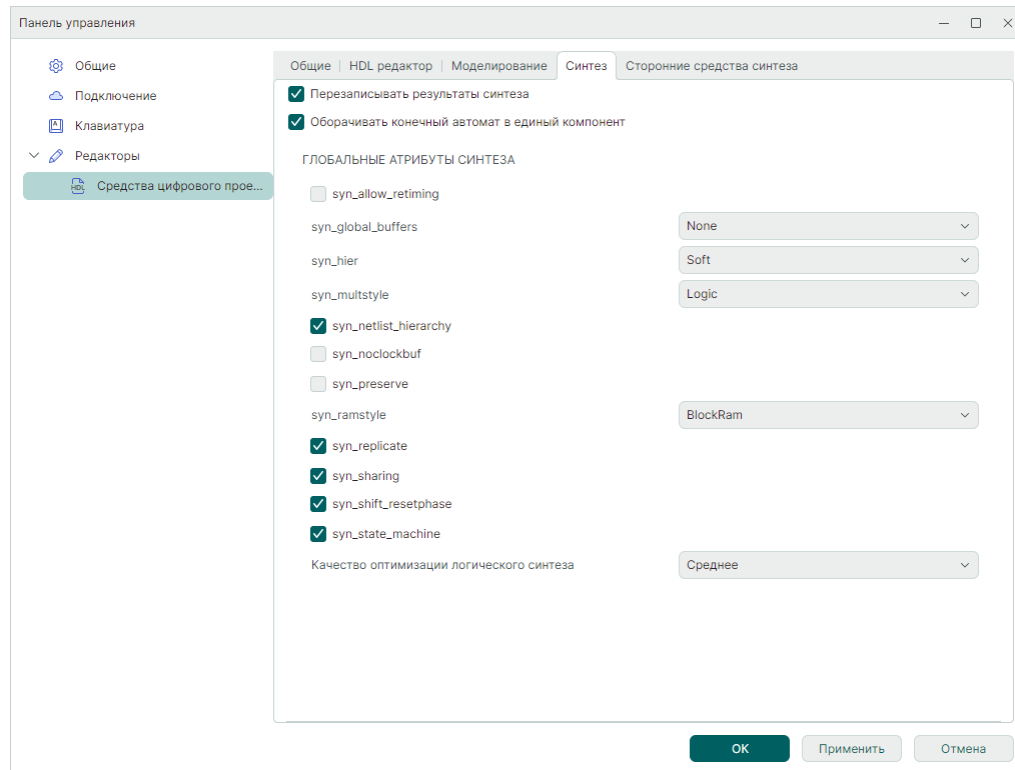


Рис.6 Вкладка «Синтез»

- «Перезаписывать результаты синтеза» активирует режим перезаписи предыдущих результатов синтеза.
- «Оборачивать конечный автомат в единый компонент» создавать один универсальный компонент вместо множества компонентов.
- «Качество оптимизации логического синтеза» выбор качества оптимизации логического синтеза.

3.1.1.5 Вкладка «Сторонние средства синтеза»

Внешний вид вкладки «Сторонние средства синтеза» представлен на рисунке ниже ([Рис. 7](#)).

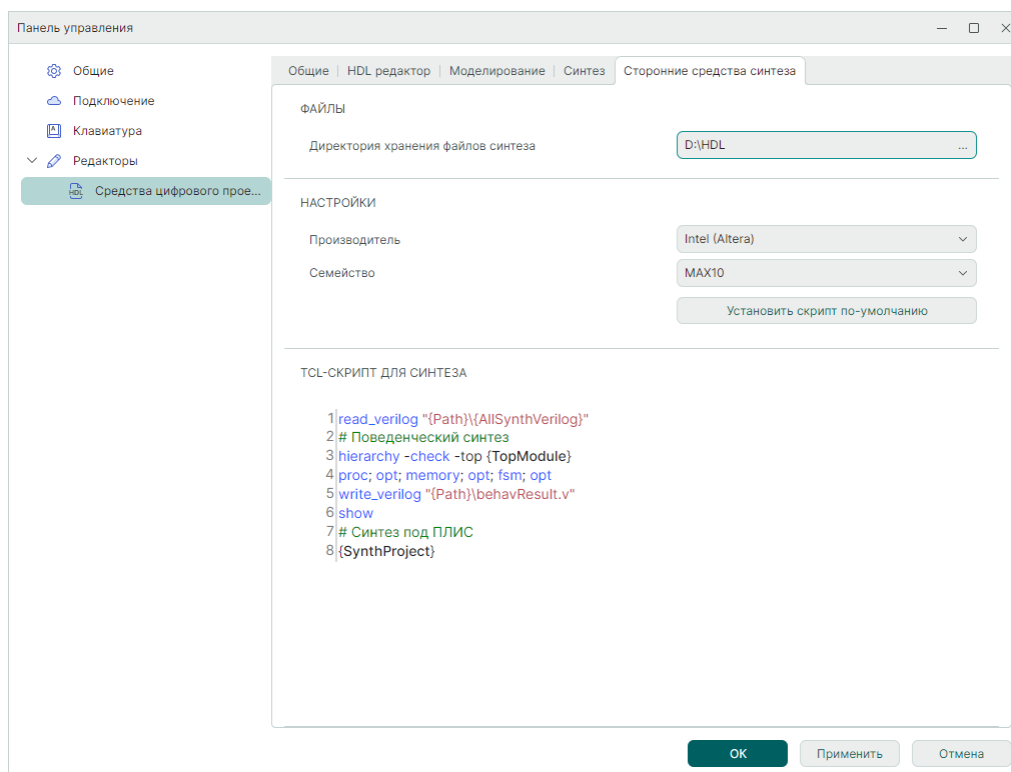


Рис.7 Вкладка «Сторонние средства синтеза»

- «Директория хранения файлов синтеза» выбор директории для хранения результатов синтеза.
- «Производитель» выбор производителя микросхемы ПЛИС, в которую будет записан проект.
- «Семейство» выбор семейства микросхем производителя, в базе которого будет осуществляться синтез.
- «TCL-скрипт для синтеза» формирование командной строки для запуска синтеза.

3.1.2 Текстовый редактор

Текстовый редактор, в котором отображается содержимое открытых файлов, предназначен для отображения данных проектных файлов на языках Verilog и VHDL. Широкий набор функциональных возможностей:

- подсветка языковых конструкций VHDL и Verilog;
- автоматическое дополнение языковых конструкций;

- тесная интеграция с компилятором и ядром моделирования для отладки программ (предусмотрена возможность указания переменных, за которыми устанавливается наблюдение (Watcher), точек останова (Breakpoints) и т.п.);
- настройка подсветки языковых конструкций VHDL и Verilog;
- настройка цветовых стилей редактора (темный и светлый стили);
- использование горячих клавиш для работы с редактором.

3.1.3 Панель «Проекты»

В панели «Проекты» отображаются созданные проекты цифрового моделирования со всеми вложенными проектными данными, см. [Рис. 8](#).

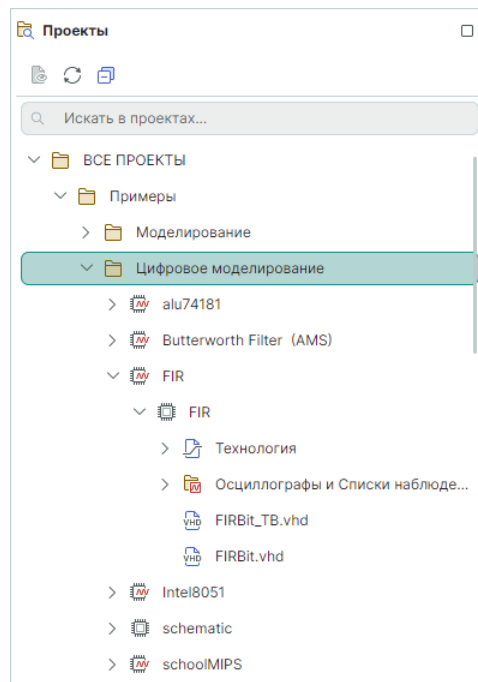


Рис. 8 Панель «Проекты»



Примечание! Выбор расположения и принадлежности создаваемого проекта определенному узлу произвольный (пользовательский). К примеру, создаваемый пользователем проект может быть размещен как в узле «Все проекты», так и внутри любой созданной папки.

Для проектов цифрового моделирования доступно контекстное меню ([Рис. 9](#)).

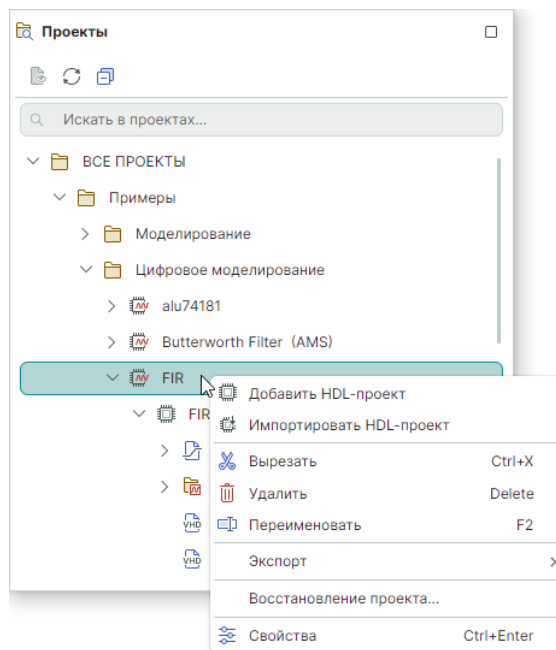


Рис. 9 Действия доступные из контекстного меню проекта

Экспорт проекта доступен в формат DDC, см. ([Рис. 10](#)).

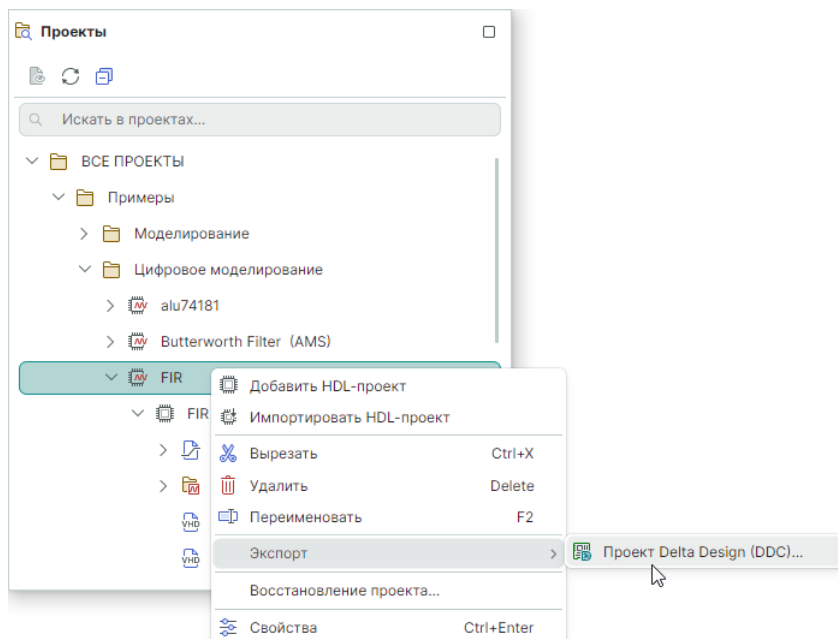


Рис. 10 Переход к экспорту проекта

3.1.4 Панель «Журналы»

В панель «Журналы» система выводит результаты компиляции и моделирования проекта(ов). Панель «Журналы» по умолчанию расположена в

нижней части главного окна. Вызов панели доступен из главного меню проекта «Вид» → «Журналы».

В панели доступна активация фильтрации по отображаемым данным, см. [Рис. 11](#).

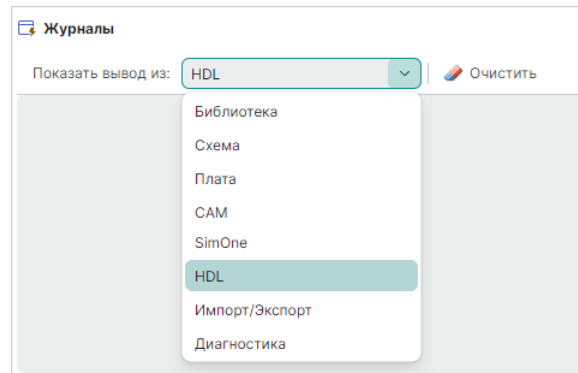


Рис. 11 Фильтрация отображаемых данных

3.1.5 Панель «Список ошибок»

В панели «Список ошибок» выводятся сообщения об ошибках и предупреждениях, полученных по завершении процесса компиляции проекта и выполнения моделирования.

Группирование выявленных ошибок по категориям «Ошибка», «Предупреждение», «Сообщение» осуществляется на основании общепринятых стандартов.



Примечание! Для языка VHDL это IEEE 1076-2008. Для Verilog – IEEE 1364-2001 и IEEE 1364-2005.

4 Создание проекта цифрового моделирования

Для того, чтобы создать проект цифрового моделирования:

1. В главном меню перейдите в раздел «Файл» → «Создать» → «Проект цифрового моделирования» или из панели «Проекты» вызовите контекстное меню с любой выбранной папки → «Создать другой проект» → «Проект цифрового моделирования», см. [Рис. 12](#).

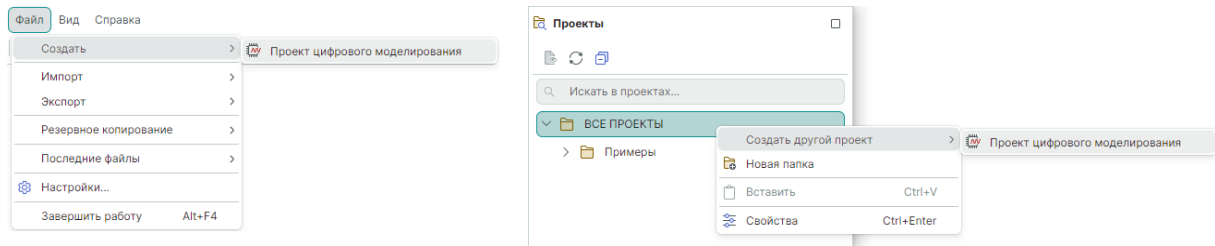


Рис. 12 Переход к созданию проекта цифрового моделирования

5 HDL-проект

Создание HDL-проекта доступно в рамках проекта цифрового моделирования.

5.1 Создание HDL-проекта

5.1.1 В рамках проекта цифрового моделирования

HDL-проект, в рамках проекта цифрового моделирования Simtera IC создается в панели «Проекты».

1. Вызовите контекстное меню с имени проекта цифрового моделирования, в рамках которого необходимо добавить HDL-проект.
2. Выберите пункт «Добавить HDL-проект», см. [Рис. 13](#).

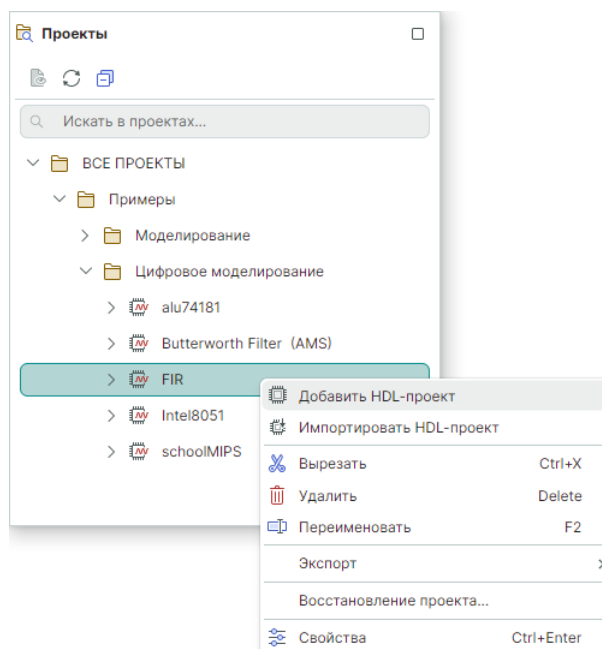


Рис. 13 Добавление HDL проекта с имени проекта

5.2 Переименование проекта

Переименование проекта доступно из контекстного меню. Вызовите контекстное меню с имени HDL-проекта и выберите пункт «Переименовать». Обращаем внимание, что для данного действия по умолчанию также задана горячая клавиша «F2».

5.3 Удаление проекта

Удаление происходит по аналогии с переименованием, из контекстного меню, вызванного с имени HDL-проекта. Для данного действия также задана горячая клавиша «Delete».

6 HDL-файл

6.1 Создание файла

Создание HDL-файла осуществляется с помощью контекстного меню, вызванного с имени HDL-проекта. В контекстном меню выберите пункт «Создать файл», см. [Рис. 14](#).

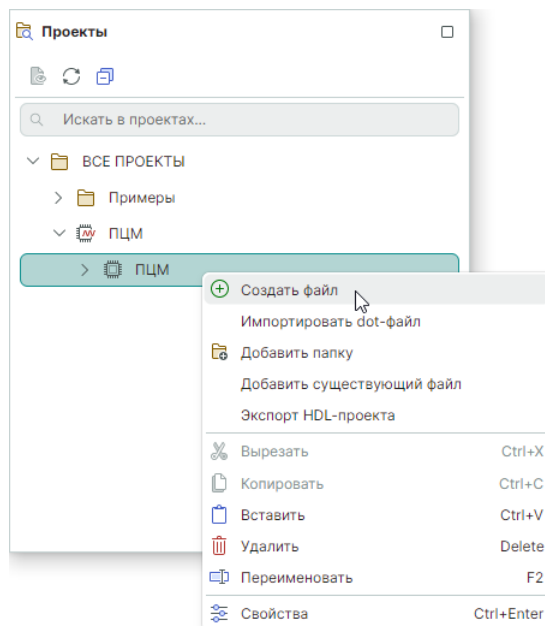


Рис. 14 Переход к созданию HDL-файла

В окне «Создать файл» выберите тип для создаваемого файла, введите имя и нажмите «ОК», см. [Рис. 15](#).

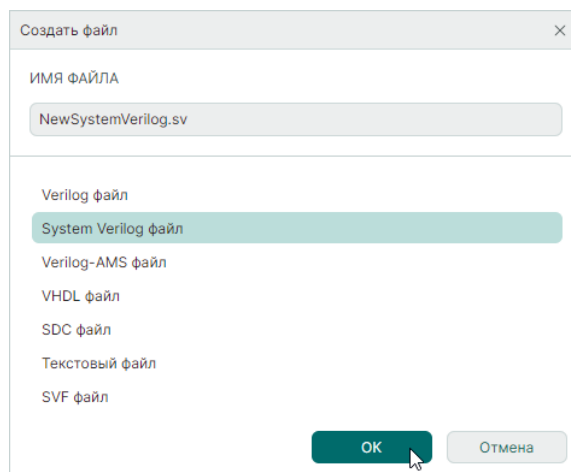


Рис. 15 Окно «Создать файл»

Созданный файл отобразится в дереве проекта, а в рабочей области откроется текстовый редактор, см. [Рис. 16](#).

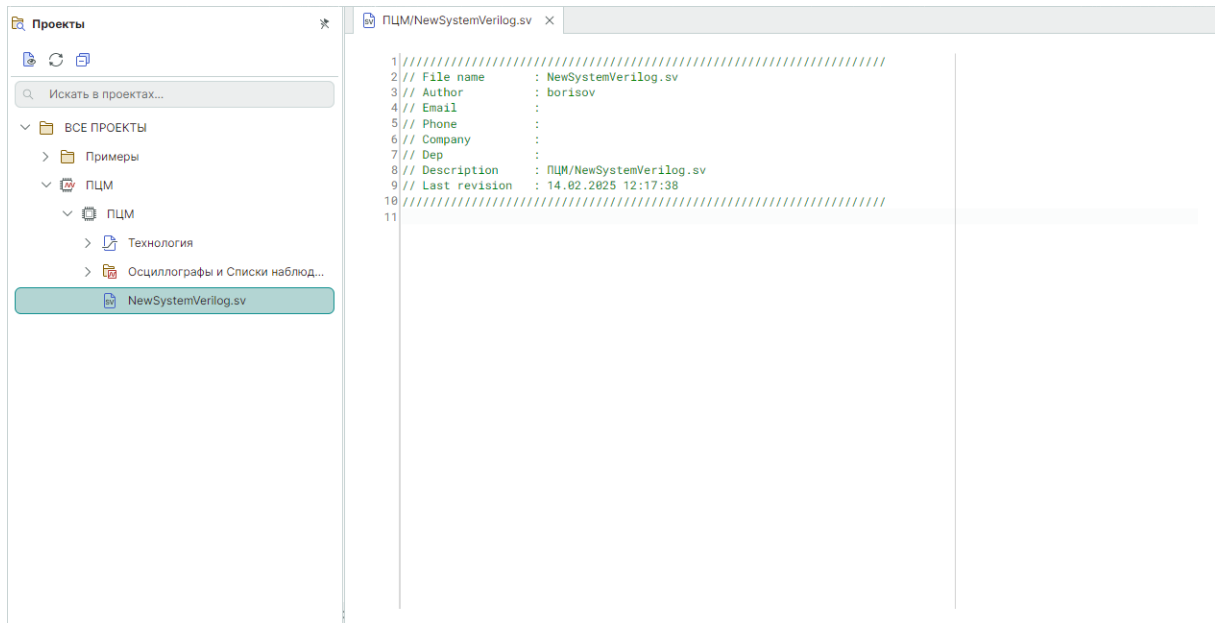


Рис. 16 Отображение созданного файла

6.2 Переименование файла

Переименование HDL-файла доступно из контекстного меню, вызванного с имени HDL-файла, см. [Рис. 17](#).

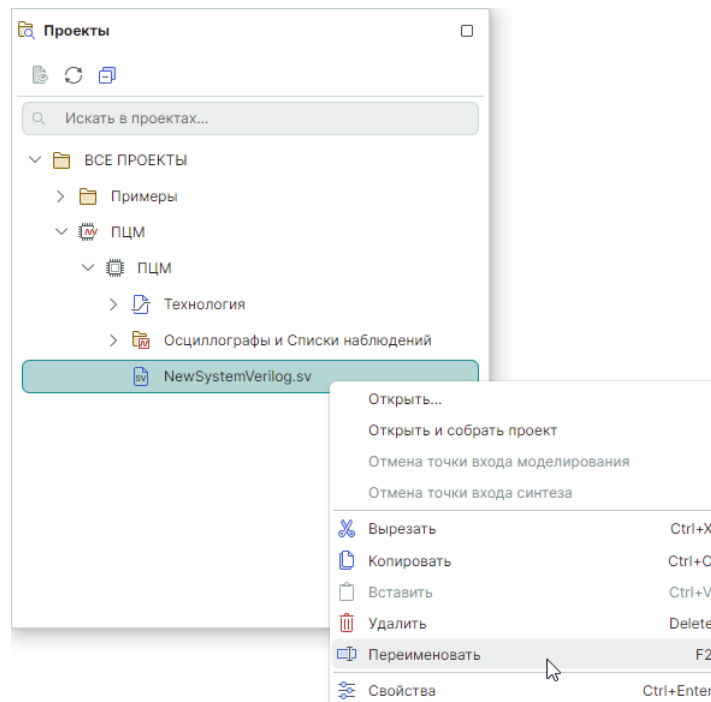


Рис. 17 Переименование HDL-файла

6.3 Удаление файла

Удаление HDL-файла доступно также как переименование – из контекстного меню, вызванного с имени HDL-файла.

6.4 Добавление существующего файла

Добавление существующего HDL-файла в проект доступно из контекстного меню, вызванного с имени HDL-проекта, далее выберите пункт «Добавить существующий файл», см. [Рис. 18](#).

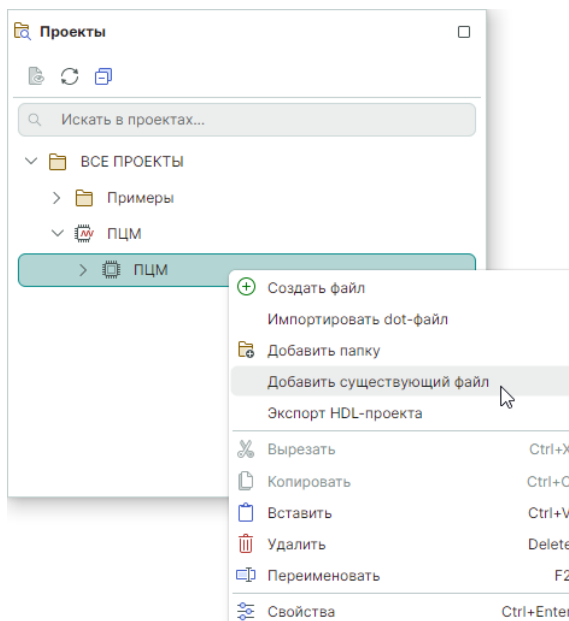


Рис. 18 Добавление существующего HDL-файла в проект

6.5 Просмотр свойств HDL-файла

Для отображения свойств HDL-файла вызовите контекстное меню с имени файла и выберите пункт «Свойства». Свойства файла будут отображены в панели «Свойства».

6.6 Текстовый редактор

Для изменения содержимого (кода) HDL-файлов используется встроенный текстовый редактор с функцией подсветки кода.

Для того чтобы открыть HDL-файл в текстовом редакторе необходимо выполнить двойной клик по имени HDL-файла, либо в контекстном меню, вызванном с имени самого файла, выбрать пункт «Открыть...», см. [Рис. 19](#).

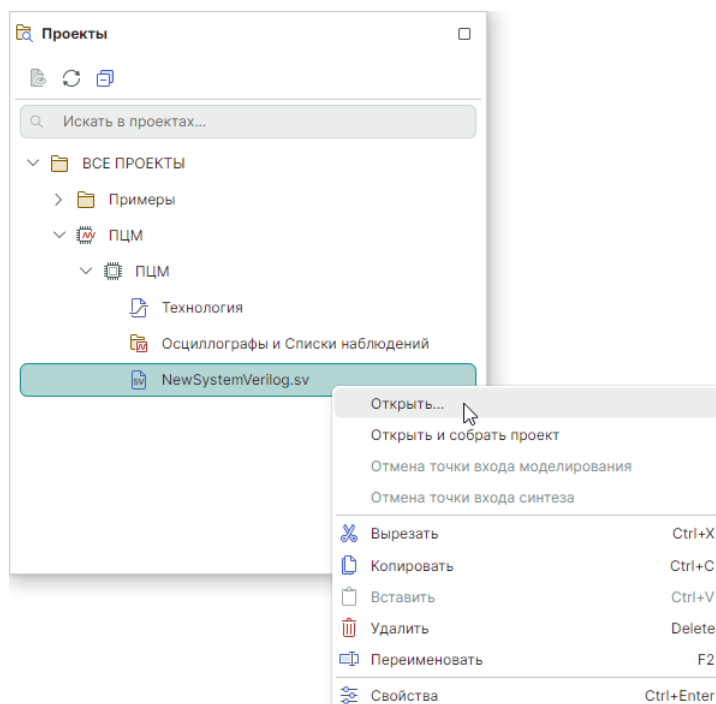


Рис. 19 Вызов текстового редактора

7 Моделирование


7.1 Подготовка к моделированию

Перед моделированием программный код необходимо проверить, скомпилировать и лишь потом исполнить. Код может содержать ошибки, которые не позволят сразу его скомпилировать и, соответственно, запустить моделирование. Поэтому, перед запуском моделирования, рекомендуется предварительно скомпилировать код, исправить ошибки (если они есть и найдены системой) и только потом запускать моделирование.

7.2 Компиляция

7.2.1 Компиляция HDL-проекта

Запуск процесса компиляции HDL-проекта после открытия HDL-файла:

1. Откройте HDL-файл.
2. На панели инструментов «HDL моделирование» нажмите кнопку  «Собрать проект», см. [Рис. 20](#).

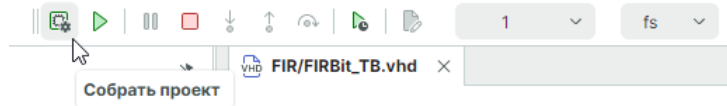


Рис. 20 Расположение кнопки «Собрать проект»

Запуск процесса компиляции HDL-проекта при открытии HDL-файла:

1. Вызовите контекстное меню с файла;
2. Выберите «Открыть и собрать проект», см. [Рис. 21](#).

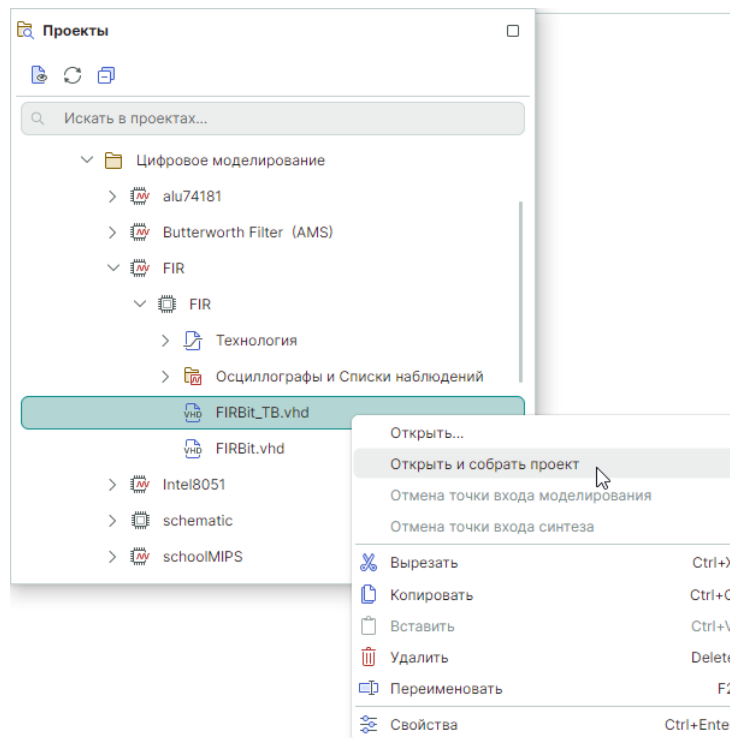


Рис. 21 Запуск компиляции из контекстного меню

Далее начнется процесс компиляции. Процесс компиляции будет отображен в панели «Журналы». По умолчанию данная панель закреплена в нижней части рабочей области, см. [Рис. 22](#).

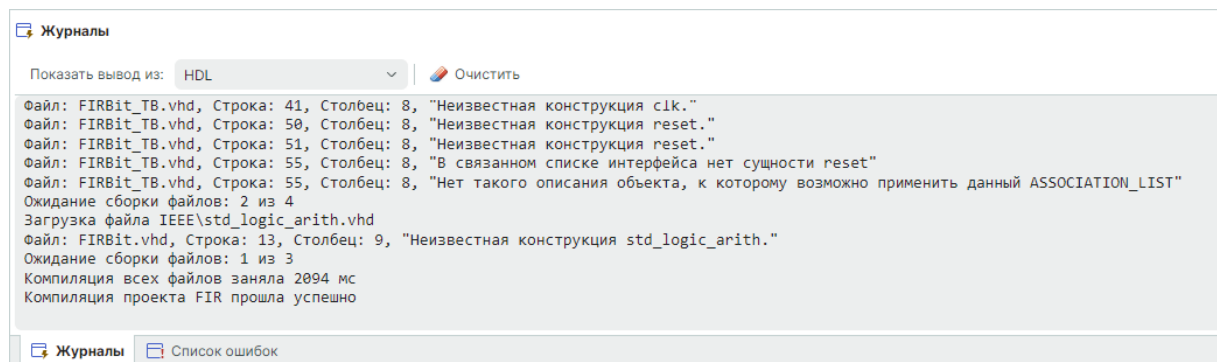


Рис. 22 Отображение процесса компиляции в панели «Журналы»

7.2.2 Навигация по ошибкам в коде

Просмотр выявленных ошибок и навигация по ним осуществляется в панели «Список ошибок», подробнее см. раздел Панель «Список ошибок». Отображение ошибок происходит после остановки компиляции, см. [Рис. 23](#).

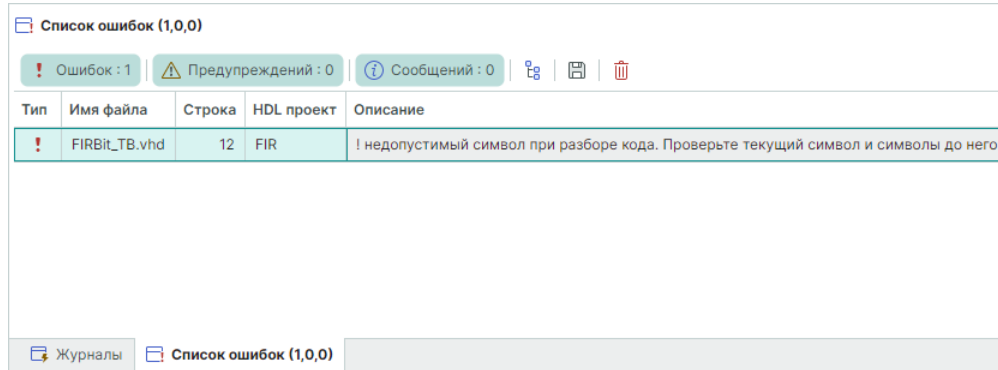


Рис. 23 Отображение ошибок

Двойной клик на ошибке переводит курсор на соответствующую строку в текстовом редакторе.

7.3 Режимы моделирования

Моделирование осуществляется в рамках какого-либо проекта. Не рекомендуется запускать моделирование, если проект не был ранее скомпилирован, т.к. в коде могут присутствовать ошибки, которые необходимо предварительно исправить.

В результате моделирования есть возможность наблюдать изменения различных параметров устройства в течение времени. Здесь под временем понимается внутреннее время, описывающее начало работы устройства и последующие изменения. Фактически, внутреннее время – это интервал от момента запуска устройства до его остановки (завершения процесса моделирования).

При запуске процесса моделирования в системе начинается отсчет внутреннего времени. При этом внутреннее время не соответствует реальному, которое требуется системе для проведения всех необходимых расчётов.


В системе предусмотрена возможность проведения двух типов моделирования:

- Моделирование открытого интервала – запуск симуляции на неограниченное время, когда процесс моделирования, и, соответственно, расчет внутреннего времени останавливаются по команде или по окончании временных воздействий.

- Моделирование заданного интервала – запуск симуляции на заданное время, когда процесс моделирования автоматически останавливается, когда внутреннее время достигает установленного значения.

7.3.1 Моделирование открытого интервала

Для запуска симуляции на неограниченное время:

1. Откройте HDL-файл выбранного HDL-проекта.
2. В панели инструментов «HDL моделирование» нажмите кнопку , см. [Рис. 24](#). Далее будет запущена процедура сборки проекта с последующим запуском симуляции.

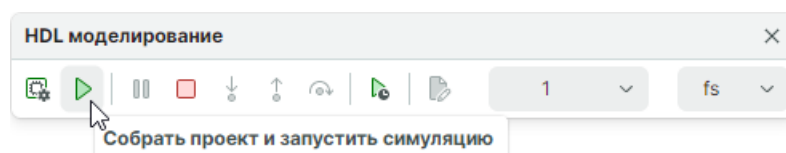


Рис. 24 Расположение кнопки «Собрать проект и запустить симуляцию»



Примечание! При моделировании открытого интервала времени рекомендуется использовать осциллограф для визуального контроля процесса моделирования.

7.3.2 Моделирование заданного интервала

Моделирование заданного интервала может применяться в тех случаях, когда необходимо промоделировать какой-то определенный интервал времени работы устройства. Важно, что задаваемый интервал всегда отсчитывается от текущего состояния.



Пример! Процесс моделирования был остановлен на отметке внутреннего времени 120 мкс. Далее запускается моделирование работы устройства на промежуток 100 мкс. При этом моделирование будет продолжено с отметки 120 мкс., и, в итоге, будет промоделировано 220 мкс. работы устройства.




Примечание! Моделирование заданного интервала оканчивается завершением моделирования при достижении окончания интервала временных воздействий или по достижению специальных директив в файле проекта, например \$finish.

Для запуска симуляции на ограниченное время:

1. Откройте HDL-файл выбранного HDL-проекта.
2. В панели инструментов установите значение временного интервала и выберите формат времени, см. [Рис. 25](#).



Рис. 25 Выбор параметров моделирования

3. В панели инструментов «HDL моделирование» нажмите кнопку  для запуска моделирования, см. [Рис. 26](#). Далее будет запущена симуляция.

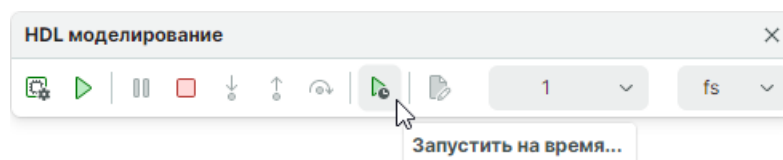


Рис. 26 Кнопка «Запустить на время...»

7.3.3 Остановка и завершение моделирования

После запуска симуляции на панели инструментов станут доступны две функции «Пауза» и «Закончить симуляцию», см. [Рис. 27](#).



Рис. 27 Расположение кнопок «Пауза» и «Закончить симуляцию»

Нажатие кнопки «Закончить симуляцию» завершит процесс моделирования. В панели «Журналы» отобразится соответствующая строка, информирующая о прекращении моделирования.

7.3.4 Пошаговое выполнение кода

Разработчику для эффективной отладки работы устройства, может понадобиться режим пошагового исполнения кода. Пошаговое исполнение кода выполняется с заданной позиции – точки останова или от момента, когда процесс моделирования приостановлен.

Для того чтобы указать точку останова:

1. Откройте HDL-файл, содержащий код, где необходимо установить точку останова.
2. Наведите курсор на панель, расположенную слева от текста.
3. Выберите строчку кода, перед выполнением которой необходимо остановить процесс моделирования, и нажмите левую кнопку мыши, см. [Рис. 28](#).

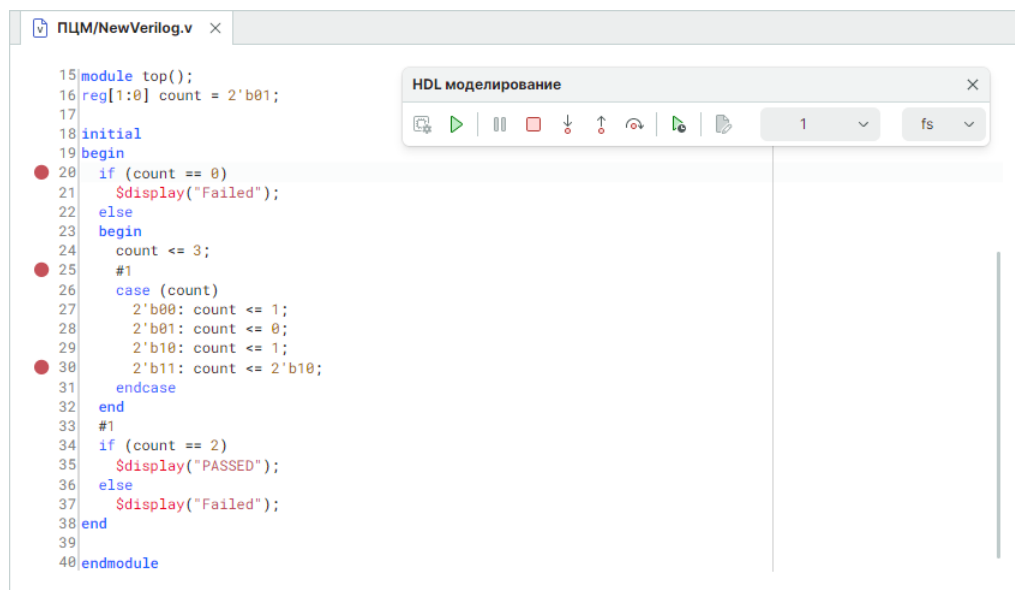




Рис. 28 Расстановка точек останова

Точка останова будет установлена. При работе можно использовать несколько точек останова в различных частях кода.

В процессе моделирования, когда исполнение кода достигает установленной точки, происходит остановка процесса моделирования (пауза). Далее можно выполнять пошаговое или автоматическое исполнение кода. В пошаговом исполнении каждая строка кода будет исполняться при поступлении соответствующей команды.

Для исполнения строки кода необходимо перейти на панель инструментов «HDL моделирование» и нажать кнопку,  открывающую заход в функцию.

Для перехода к следующей строке кода тела выбранной функции нажмите соответствующую кнопку , расположенную на панели инструментов «HDL моделирование».

Для выхода из функции используйте кнопку .



Примечание! Каждое действие с функциями отображается в панели «Журналы».

8 Визуализация данных

8.1 Возможности визуализации

Данные, полученные в процессе моделирования, необходимо визуализировать. Для этого в Simtera IC есть следующие возможности:

- Просмотр данных в графическом виде с помощью осциллографа;
- Просмотр данных в текстовом виде.

8.2 Структура переменных

Все используемые в проектах переменные группируются в иерархическую структуру. Переменные группируются в соответствии с операторами, определяющими структуру HDL-проекта. Именно такую структуру будет иметь дерево переменных при их добавлении в осциллограф или список просмотра значений.

8.3 Осциллограф

8.3.1 Работа осциллографа

Для просмотра с помощью осциллографа данных, получаемых при моделировании:

1. Добавьте осциллограф в HDL-проект.
2. Выберите переменные для отображения в осциллографе и сохраните изменения.
3. Откройте осциллограф с отображаемыми данными.
4. Запустите моделирование.



Примечание! Для работы осциллографа моделируемый проект должен быть предварительно собран.

8.3.2 Добавление осциллографа в HDL-проект

Для добавления в HDL-проект осциллографа:

1. Перейдите в панели «Проекты» к выбранному HDL-проекту.
2. В дереве проекта выберите узел «Осциллографы и Списки наблюдений» и вызовите контекстное меню.
3. Выберите пункт «Добавить OSC», см. [Рис. 29](#).

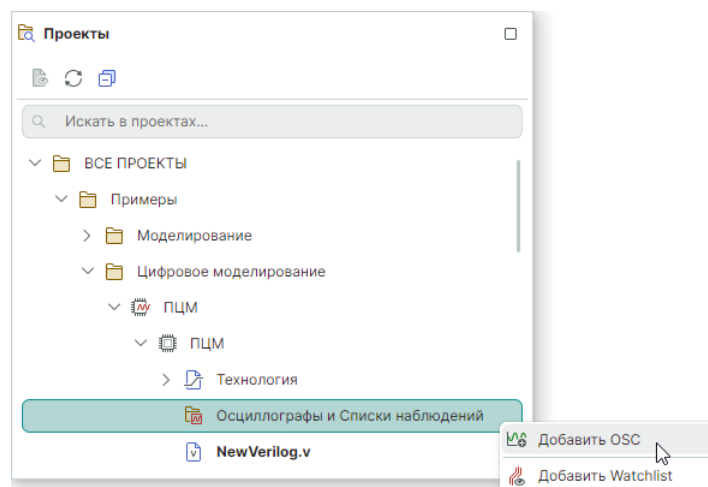


Рис. 29 Добавление осциллографа

Новый осциллограф отобразится в узле «Осциллографы и Списки наблюдений».

8.3.3 Переименование осциллографа

Переименование осциллографа доступно из контекстного меню, вызванного с имени выбранного осциллографа.

8.3.4 Удаление осциллографа


Удаление осциллографа доступно из контекстного меню, вызванного с имени выбранного осциллографа.

8.3.5 Выбор переменных для отображения в осциллографе



Примечание! Для выбора данных в осциллографе HDL-проект должен быть собран.

Для выбора данных в осциллографе:

1. Откройте осциллограф двойным кликом по имени осциллографа.
2. В окне осциллографа на панели инструментов окна осциллографа нажмите  для выбора данных, см. [Рис. 30](#).

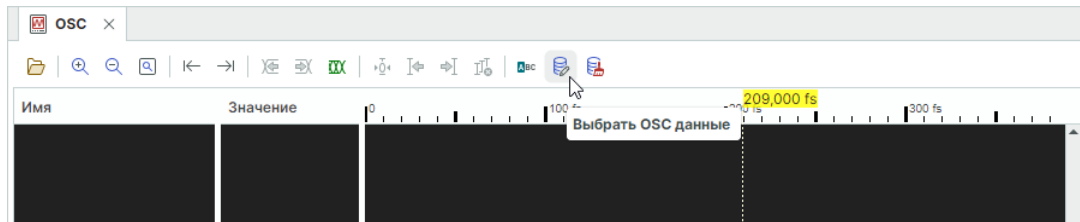


Рис. 30 Расположение кнопки «Выбрать OSC данные»

3. В открывшемся окне выберите данные путем установки флага рядом с данными, которые необходимо будет учесть при работе с осциллографом, см. [Рис. 31](#). Нажмите «ОК».

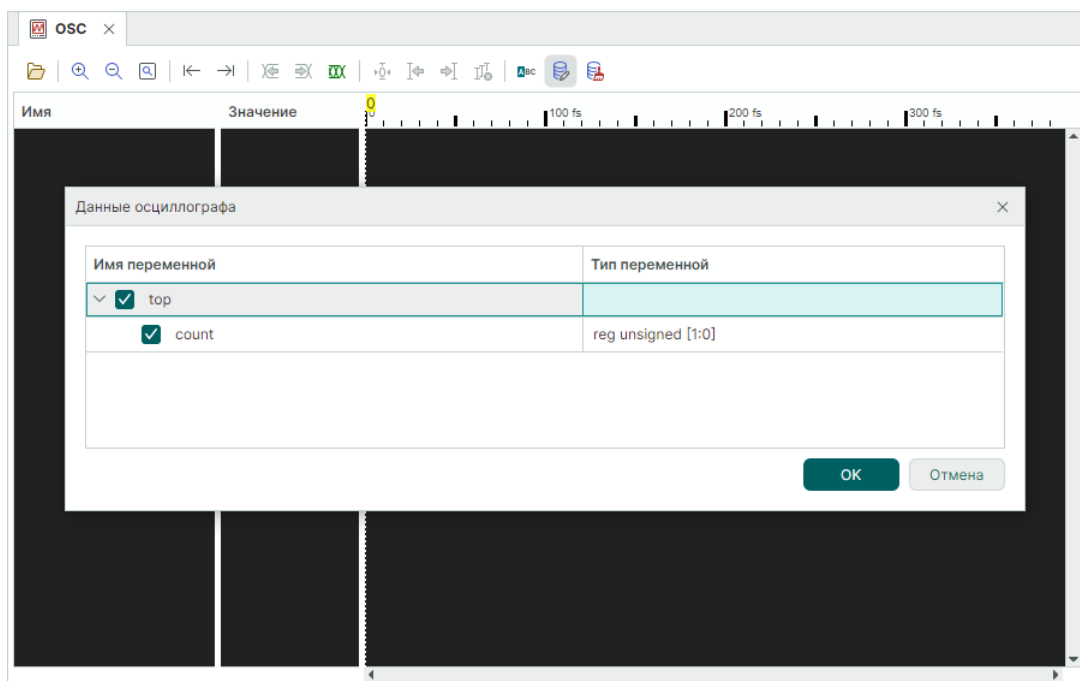


Рис. 31 Выбор необходимых данных

4. Отображение процесса обработки данных в окне осциллографа, см. [Рис. 32](#).

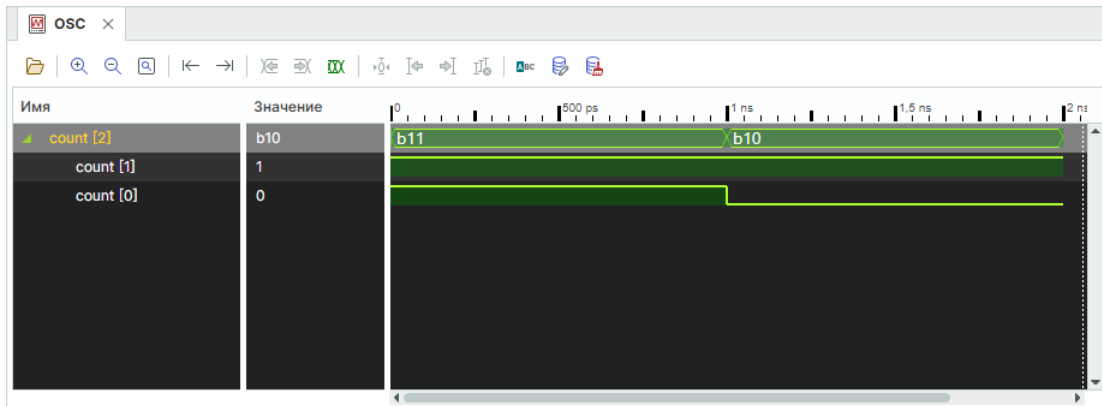


Рис. 32 Отображение процесса обработки данных

8.3.6 Окно осциллографа

Окно осциллографа ([Рис. 33](#)) состоит из следующих основных частей:

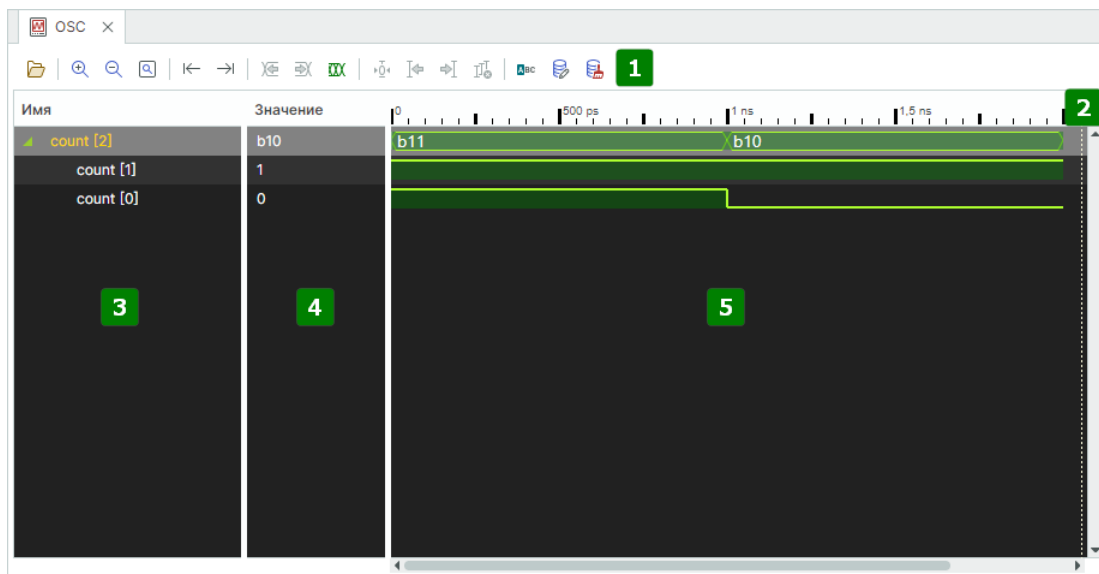


Рис. 33 Окно осциллографа

1. Панель инструментов.
2. Ось (шкала) времени.
3. Список переменных.
4. Область значений (переменных).
5. Область отображения данных.

8.4 Работа с данными в осциллографе

Отображение данных в осциллографе осуществляется по мере выполнения процесса моделирования. Во время моделирования доступен просмотр данных, однако, следует учитывать, что с течением времени количество данных возрастает. После остановки или завершения моделирования, данные фиксируются и доступны для полноценного просмотра.

В осциллографе для работы с данными предусмотрены следующие возможности:

- Изменение масштаба, см. [Рис. 34](#).

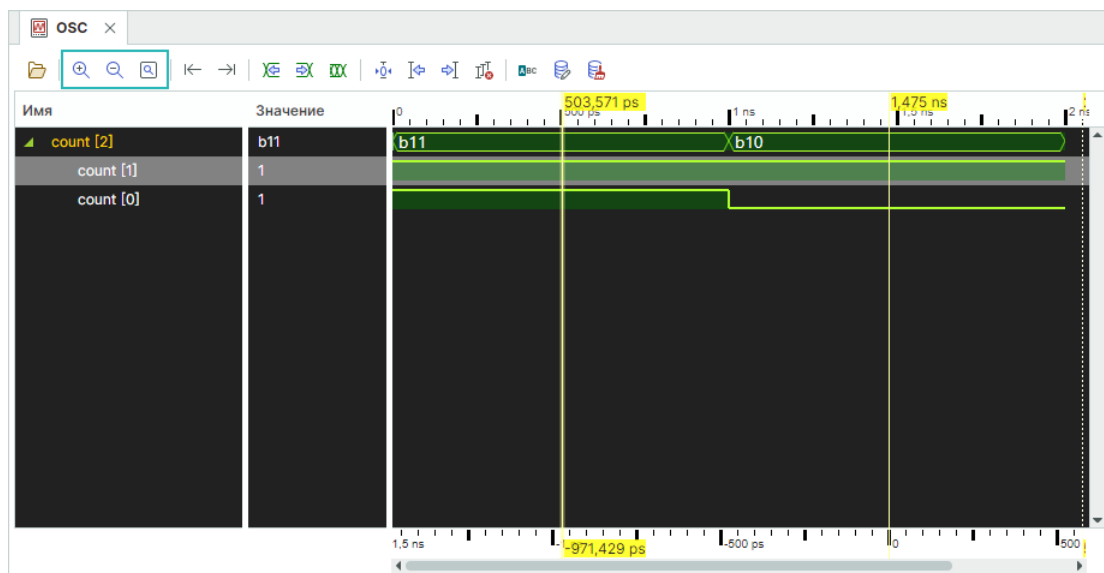


Рис. 34 Расположение кнопок для изменения масштаба

- Перемещение по оси времени, см. [Рис. 35](#).

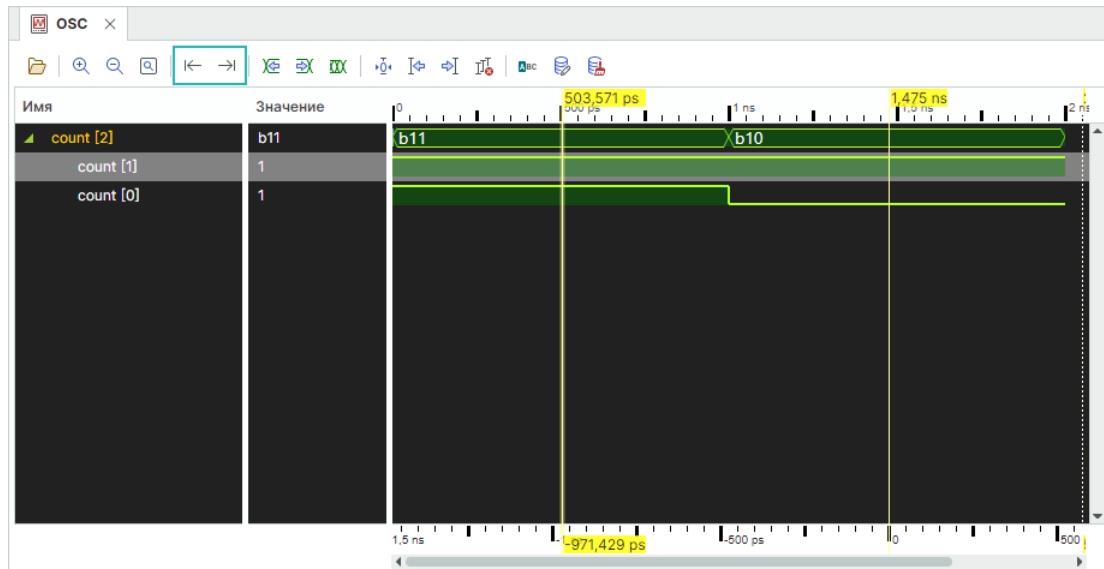


Рис. 35 Расположение кнопок перемещения по оси времени

- Перемещение курсора, см. [Рис. 36](#).

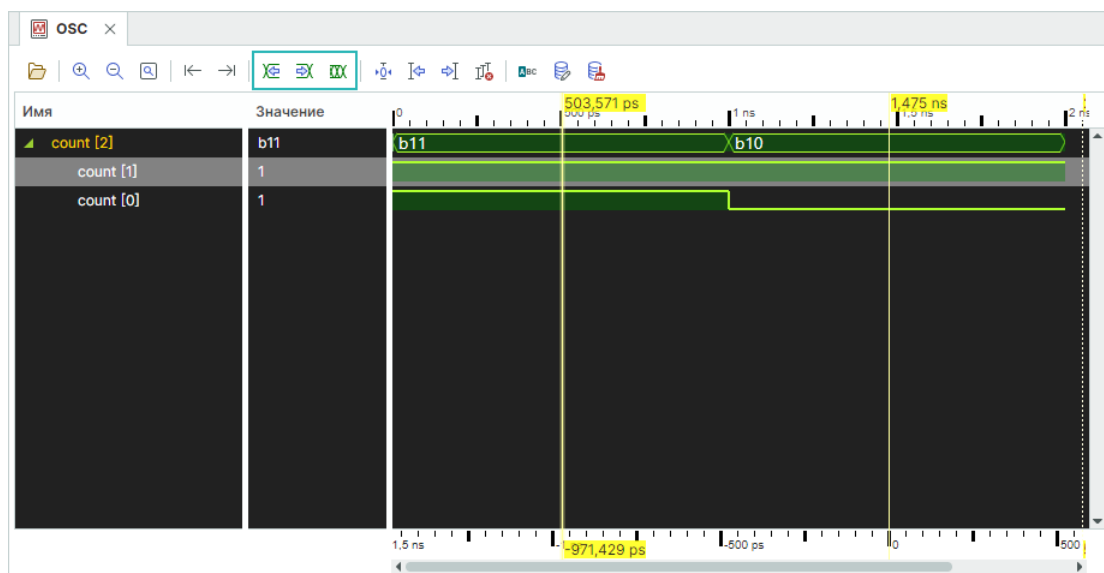


Рис. 36 Расположение кнопок для перемещения курсора

- Использование курсоров для анализа данных. Если установлен один курсор и более. Размещение курсора выполняется двойным кликом в области отображения данных, см. [Рис. 37](#).

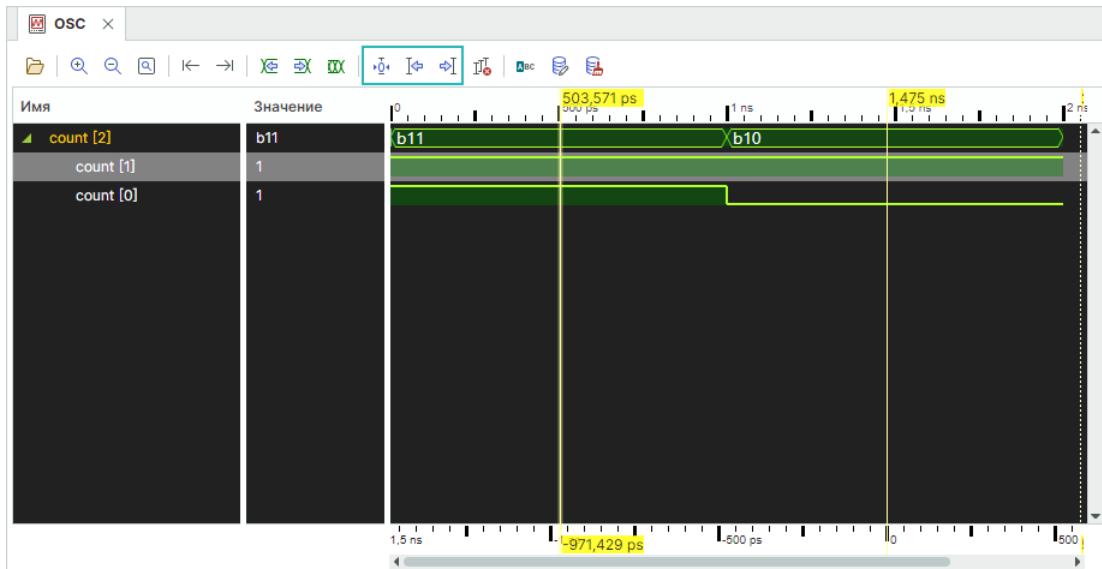


Рис. 37 Расположения кнопок для перемещения по курсорам

- Удаление курсоров осциллографа. Курсор удаляется двойным кликом по нему, либо при помощи специальной кнопки, расположенной на панели инструментов окна осциллографа см [Рис. 38](#).

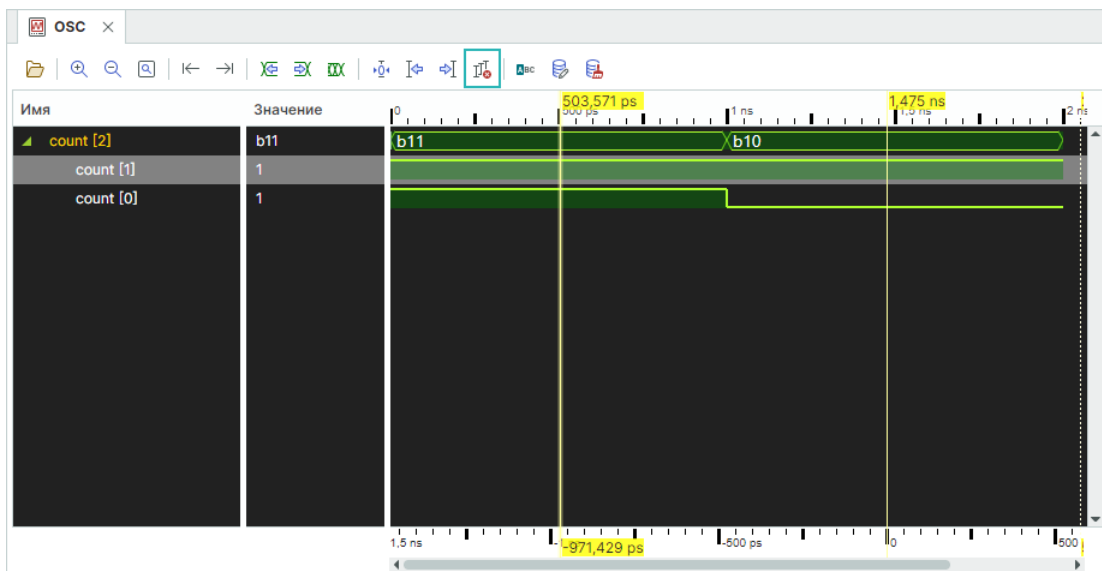


Рис. 38 Расположение кнопок для удаления курсоров

- Вычисление интервала времени между курсорами. При одновременном использовании в осциллографе нескольких курсоров автоматически вычисляется положение по оси времени для каждого курсора относительно первого – расположенного ближе всего к началу отсчета. На рисунке ниже показаны три курсора, в нижней оси времени (в нижней части окна осциллографа) отображается промежуток времени между первым курсором и каждым последующим, см. [Рис. 39](#).

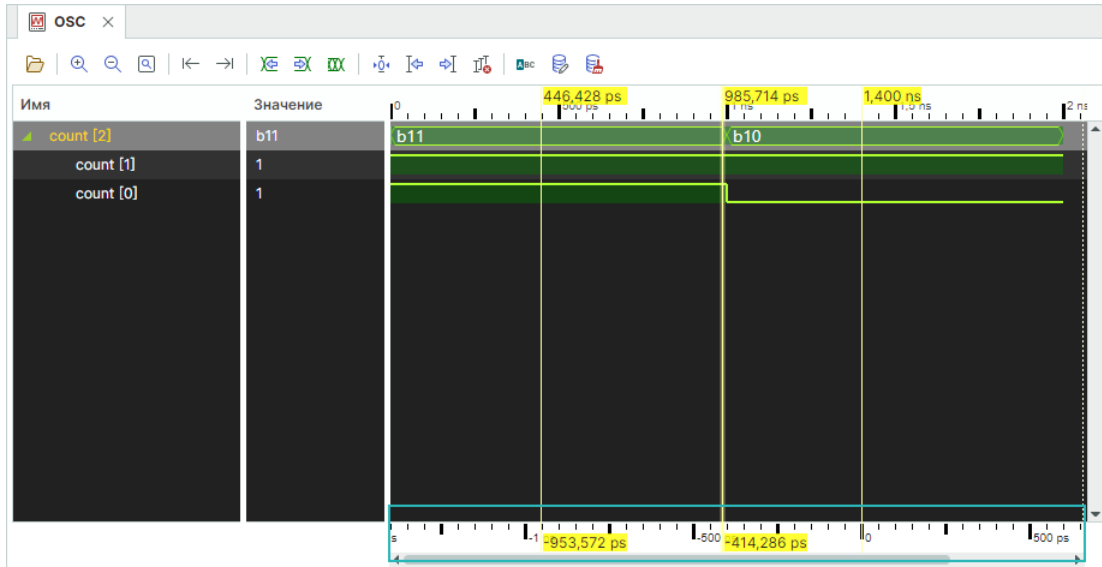



Рис. 39 Отображаемые временные интервалы

Для того чтобы назначить курсор в качестве относительной точки отсчета:

1. Перейдите в окно осциллографа и выберите тот курсор, который предполагается использовать в качестве относительной точки отсчета.
2. Нажмите кнопку , см. [Рис. 40](#).

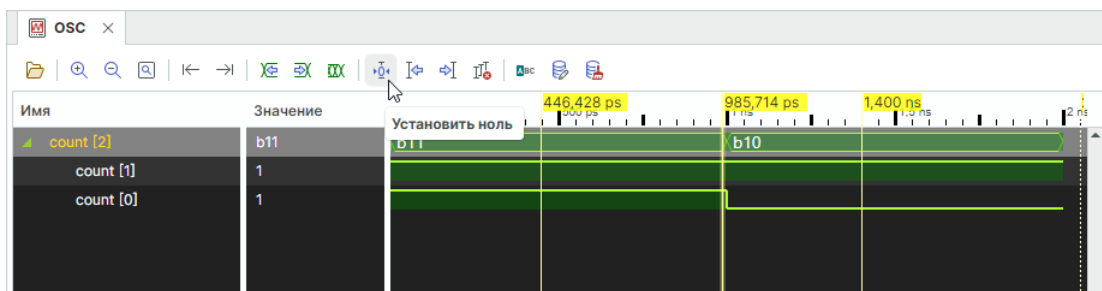


Рис. 40 Назначение курсора в качестве относительной точки отсчета

8.5 Данные в текстовом виде

Просмотр текущих значений переменных в текстовом виде осуществляется с помощью специального инструмента просмотра Watchlist. Перед запуском моделирования или компиляции инструмент необходимо внести в HDL-проект, а затем выбрать переменные, значения которых нужно просмотреть. В HDL-проекте может использоваться неограниченное количество списков просматриваемых переменных.

Для добавления в HDL-проект списка наблюдений:

1. Раскройте дерево выбранного HDL-проекта.
2. Вызовите контекстное меню с узла «Осциллографы и Списки наблюдений» и выберите пункт «Добавить Watchlist», см. [Рис. 41](#).

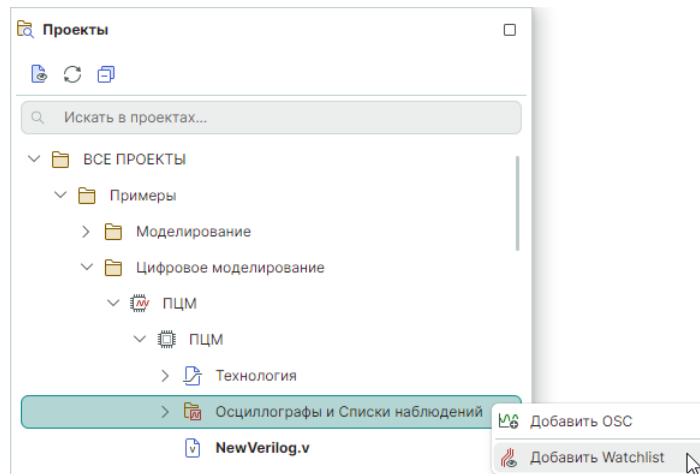


Рис. 41 Добавление списка наблюдений

8.5.1 Добавление и просмотр данных в списке наблюдений

Для того чтобы внести данные в список наблюдений HDL-проекта:

1. Вызовите контекстное меню с ранее созданного узла «Watchlist».
2. Выберите пункт «Открыть», см. [Рис. 42](#). Или используйте двойной клик левой кнопки мыши на названии списка наблюдений.

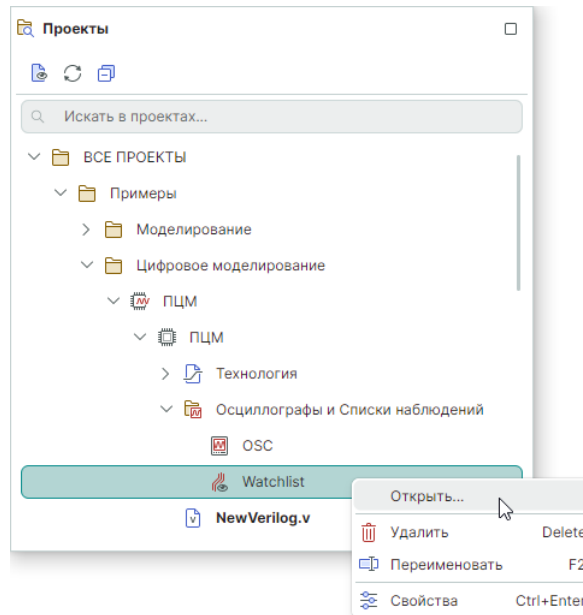



Рис. 42 Контекстное меню списка наблюдений

1. В окне списка наблюдений на панели инструментов нажмите  для выбора данных, см. [Рис. 43](#).

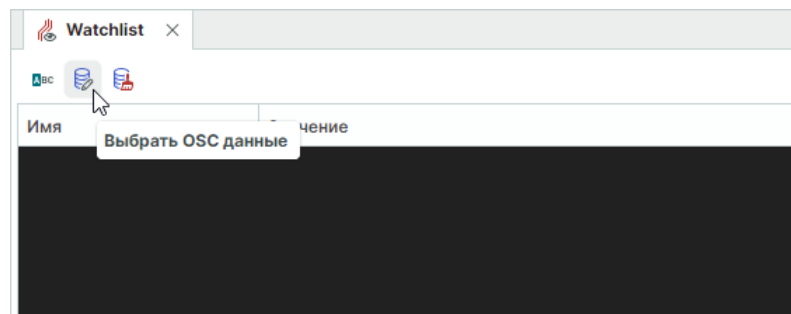


Рис. 43 Расположение кнопки «Выбрать OSC данные»

2. В открывшемся окне выберите данные путем установки флага рядом с данными, которые необходимо обработать и отобразить, см. [Рис. 44](#). Нажмите «ОК».

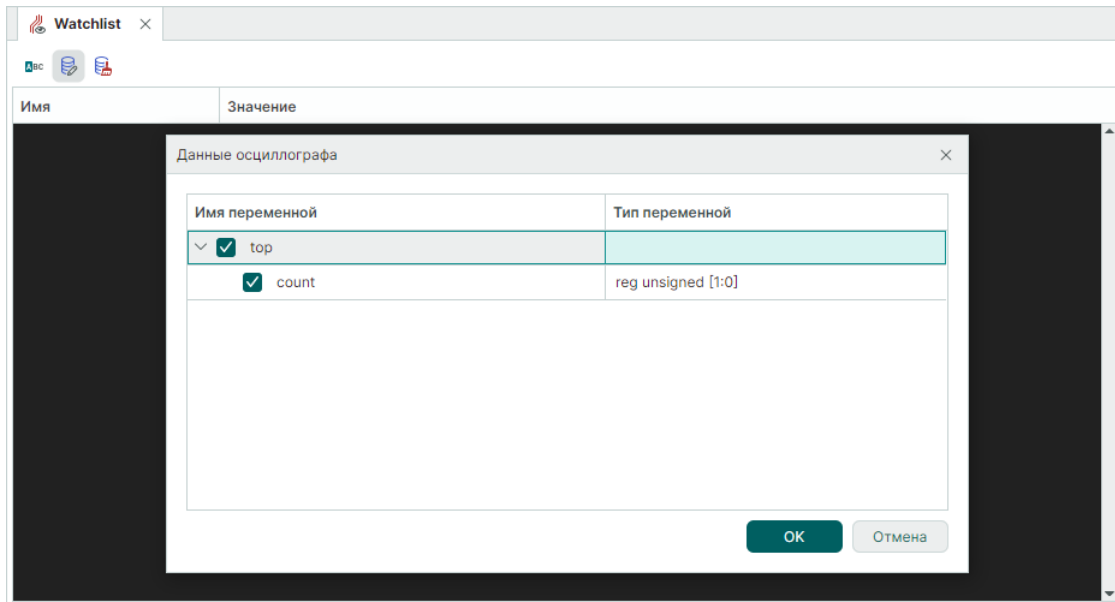


Рис. 44 Выбор данных

3. Данные будут обработаны и отображены в окне списка наблюдений, см. [Рис. 45](#).

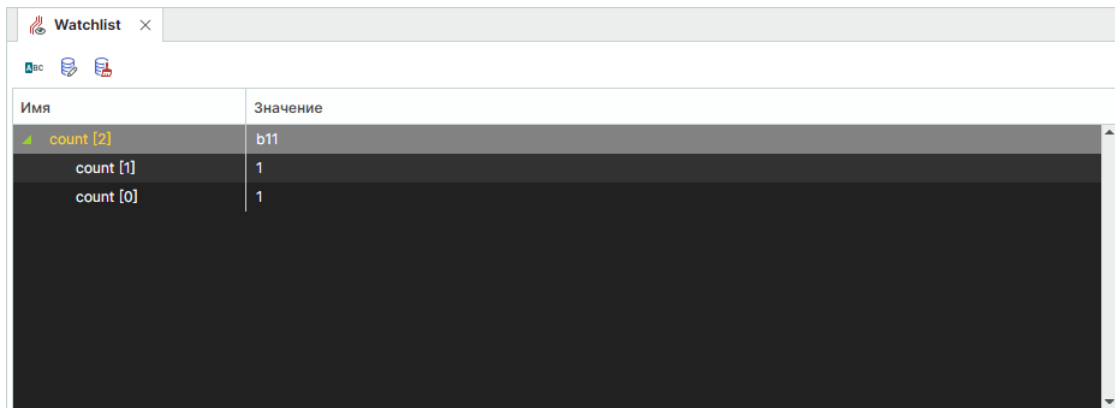


Рис. 45 Список отображаемых данных

Для отображения полного стека имен нажмите , см. [Рис. 46](#).

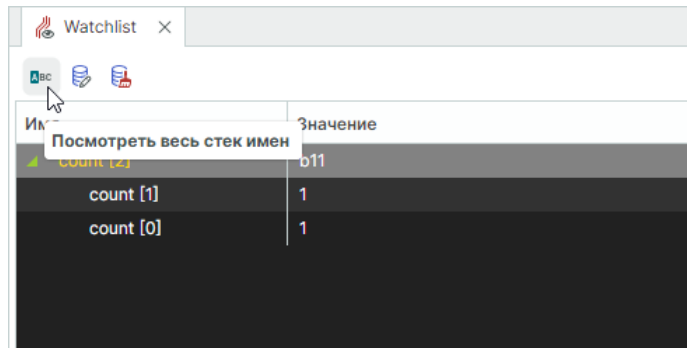



Рис. 46 Расположение кнопки «Посмотреть весь стек имен»

Для очистки списка наблюдений нажмите кнопку , см. [Рис. 47](#).

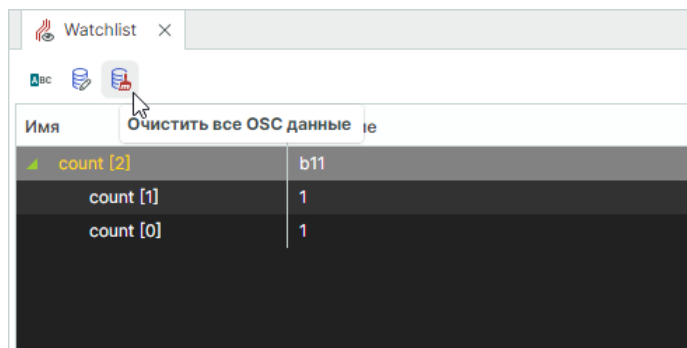


Рис. 47 Расположение кнопки «Очистить все OSC данные»

8.5.2 Переименование списка наблюдений

Переименование списка наблюдений доступно из контекстного меню, вызванного с имени списка наблюдений.

8.5.3 Удаление списка наблюдений

Удаление списка наблюдений доступно из контекстного меню, вызванного с имени списка наблюдений.

9 Синтез

9.1 Подготовка к синтезу


Перед синтезом программный код необходимо проверить, скомпилировать и лишь потом исполнить. Код может содержать ошибки, которые не позволят сразу его скомпилировать и, соответственно, запустить синтез. Поэтому, перед запуском синтеза, рекомендуется предварительно

скомпилировать код, исправить ошибки (если они есть и найдены системой) и только потом запускать синтез.

9.2 Компиляция

9.2.1 Компиляция HDL-проекта

Запуск процесса компиляции HDL-проекта после открытия HDL-файла:

1. Откройте HDL-файл.
2. На панели инструментов «HDL синтез» нажмите кнопку  «Собрать проект», см. [Рис. 48](#).

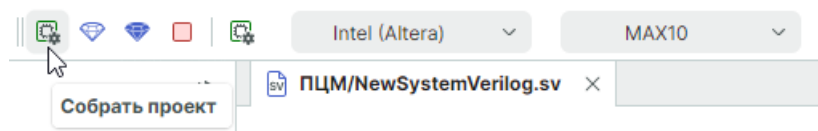


Рис. 48 Расположение кнопки «Собрать проект»

Запуск процесса компиляции HDL-проекта при открытии HDL-файла:

1. Вызовите контекстное меню с файла;
2. Выберите «Открыть и собрать проект», см. [Рис. 49](#).

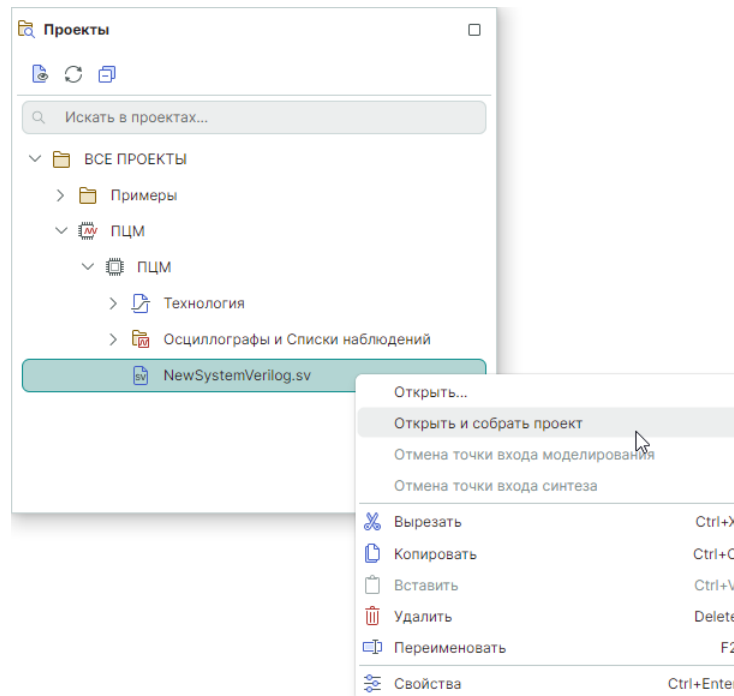


Рис. 49 Запуск компиляции из контекстного меню

Далее начнется процесс компиляции. Процесс компиляции будет отображен в панели «Журналы». По умолчанию данная панель закреплена в нижней части рабочей области, см. [Рис. 50](#).

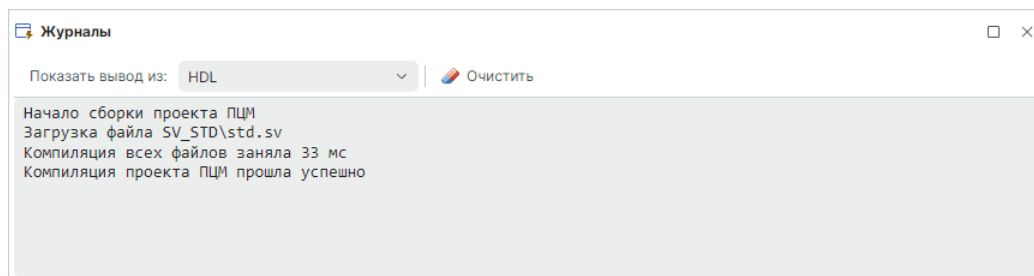


Рис. 50 Отображение процесса компиляции в панели «Журналы»

9.2.2 Навигация по ошибкам в коде

Просмотр выявленных ошибок и навигация по ним осуществляется в панели «Список ошибок», подробнее см. раздел Панель «Список ошибок». Отображение ошибок происходит после остановки компиляции, см. [Рис. 51](#).

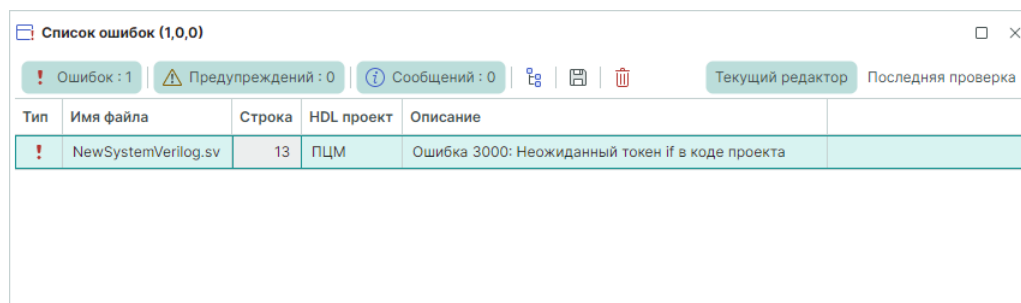


Рис. 51 Отображение ошибок

Двойной клик на ошибке переводит курсор на соответствующую строку в текстовом редакторе.

9.3 Режимы синтеза


В системе предусмотрена возможность проведения двух типов синтеза:

- Синтез HDL (Simtera) – запуск синтеза проекта с помощью Simtera.
- Синтез HDL (Yosys) – запуск синтеза проекта с помощью открытой библиотеки Yosys.

9.3.1 Синтез HDL (Simtera)

Для запуска синтеза с помощью Simtera:

1. Откройте HDL-файл выбранного HDL-проекта.

2. В панели инструментов «HDL синтез» нажмите кнопку , см. [Рис. 52](#). Далее будет запущен синтез проекта.

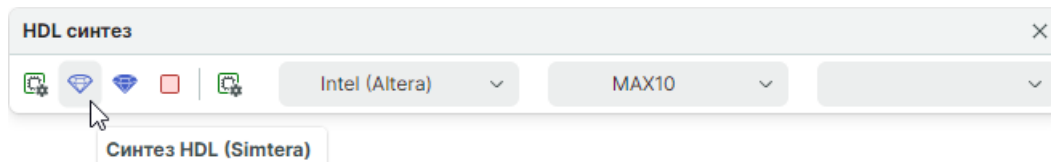



Рис. 52 Расположение кнопки «Синтез HDL (Simtera)»

9.3.2 Синтез HDL (Yosys)

Для запуска синтеза с помощью открытой библиотеки Yosys:

1. Откройте HDL-файл выбранного HDL-проекта.
2. В панели инструментов «HDL синтез» нажмите кнопку , см. [Рис. 53](#). Далее будет запущен синтез проекта.

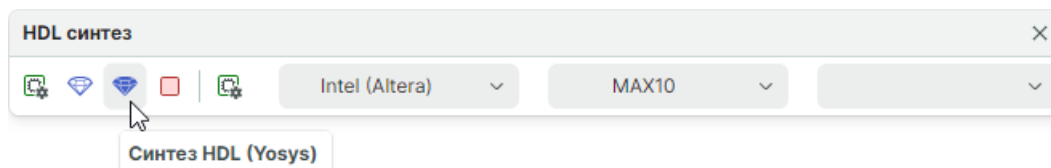


Рис. 53 Расположение кнопки «Синтез HDL (Yosys)»